

2006/3/31

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-341313

(P2002-341313A)

(43) 公開日 平成14年11月27日 (2002. 11. 27)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード (参考)
G 0 2 F 1/133	5 5 0	G 0 2 F 1/133	5 5 0 2 H 0 9 3
G 0 9 G 3/20	6 1 1	G 0 9 G 3/20	6 1 1 D 5 C 0 0 6
	6 2 4		6 2 4 B 5 C 0 8 0
	6 4 1		6 4 1 P
3/36		3/36	

審査請求 未請求 請求項の数 9 O L (全 8 頁)

(21) 出願番号 特願2001-141606 (P2001-141606)

(22) 出願日 平成13年 5 月 11 日 (2001. 5. 11)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目 2 番 3 号

(72) 発明者 飛田 洋一

東京都千代田区丸の内二丁目 2 番 3 号 三

菱電機株式会社内

(74) 代理人 100064746

弁理士 深見 久郎 (外 4 名)

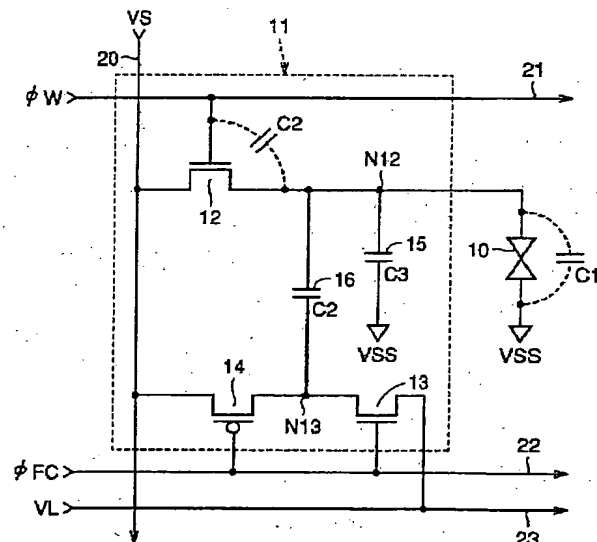
最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 高品質の画像を表示することが可能な液晶表示装置を提供する。

【解決手段】 液晶駆動回路 11 は、液晶セル 10 の一方電極 (ノード N12) に映像信号 VS を書き込むための TFT12 と、その一方電極がノード N12 に接続され、TFT12 のゲートソース間容量と同じ容量値を有するキャパシタ 16 と、走査信号 ϕW の立下がりエッジに応答してノード N12 に現われるフィードスルー電圧 V_f を補償するための補償電圧 $\Delta V W$ をキャパシタ 16 を介してノード N12 に与える TFT13、14 とを備える。したがって、フィードスルー電圧 V_f による画質の劣化を防止することができる。



【特許請求の範囲】

【請求項1】 その制御電極の電位に応じてその光透過率が変化する液晶セルと、

その第1の電極が前記液晶セルの光透過率を設定するための画素電位を受け、その第2の電極が前記液晶セルの制御電極に接続され、その入力電極が走査信号を受け、該走査信号が活性化レベルにされたことに応じて導通する第1のトランジスタと、

その一方電極が前記液晶セルの制御電極に接続され、予め定められた容量値を有する第1のキャパシタと、
前記走査信号のレベル変化時に前記液晶セルの制御電極に発生するフィードスルー電圧を補償するための補償電圧を前記第1のキャパシタの他方電極に与える駆動回路とを備える、液晶表示装置。

【請求項2】 前記駆動回路は、前記第1のトランジスタが導通状態から非導通状態にされたことに応じて前記補償電圧を前記第1のキャパシタの他方電極に与える、請求項1に記載の液晶表示装置。

【請求項3】 前記駆動回路は、
その第1の電極が予め定められた第1の基準電位を受け、その第2の電極が前記第1のキャパシタの他方電極に接続され、前記第1のトランジスタが導通状態から非導通状態にされたことに応じて非導通になる第2のトランジスタ、およびその第1の電極が前記画素電位を受け、その第2の電極が前記第1のキャパシタの他方電極に接続され、前記第2のトランジスタが非導通になったことに応じて導通する第3のトランジスタを含む、請求項2に記載の液晶表示装置。

【請求項4】 前記第3のトランジスタの導電形式は、前記第2のトランジスタの導電形式と異なる、請求項3に記載の液晶表示装置。

【請求項5】 前記第3のトランジスタの導電形式は、前記第2のトランジスタの導電形式と同じである、請求項3に記載の液晶表示装置。

【請求項6】 前記予め定められた第1の基準電位は、前記走査信号の非活性化レベルを前記第1のトランジスタのしきい値電圧分だけ前記画素電位と反対側にレベルシフトさせた電位である、請求項3から請求項5のいずれかに記載の液晶表示装置。

【請求項7】 前記第1のキャパシタの前記予め定められた容量値は、前記第1のトランジスタの入力電極と第2の電極との間の容量値に略等しい、請求項1から請求項6のいずれかに記載の液晶表示装置。

【請求項8】 前記第1のキャパシタは前記第1のトランジスタの少なくとも一部と同じ構造であり、前記第1のキャパシタの2つの電極は前記第1のトランジスタの入力電極および第2の電極と同じ寸法を有する、請求項7に記載の液晶表示装置。

【請求項9】 さらに、その一方電極が前記液晶セルの制御電極に接続され、その他方電極が第2の基準電位を

受け、前記画素電位に充電される第2のキャパシタを備える、請求項1から請求項8のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は液晶表示装置に関し、特に、液晶セルを備えた液晶表示装置に関する。

【0002】

【従来の技術】従来より、薄膜トランジスタ(Thin Film Transistor; 以下、TFTと称す)を用いた液晶表示装置が知られている。TFTを用いた液晶パネルは、コントラスト、応答速度、画質などの点で優れており、携帯型パソコンのモニタ、デスクトップ型パソコンのモニタ、投射型モニタなどに広く使用されている。

【0003】図7は、そのような液晶表示装置の1つのドットに関連する部分を示す回路図である。図7において、この液晶表示装置では、1つのドットに対応して液晶セル30および液晶駆動回路31が設けられ、液晶駆動回路31はN型TFT32およびキャパシタ33を含む。また、各ドット列に対応して映像信号線34が設けられ、各ドット行に対応して走査信号線35が設けられる。映像信号線34には映像信号VSが与えられ、走査信号線35には走査信号φWが与えられる。

【0004】液晶セル30は、所定値C1の端子間容量を有し、ノードN32と基準電位VSSのノードとの間に接続される。N型TFT32のドレインは映像信号線34に接続され、そのゲートは走査信号線35に接続され、そのソースはノードN32に接続される。N型TFT32は、所定値C2のゲート-ソース間容量を有する。キャパシタ33は、所定の容量値C3を有し、ノードN32と基準電位VSSのノードとの間に接続される。

【0005】走査信号φWが「H」レベルにされると、N型TFT32が導通して映像信号VSのレベルがノードN32に与えられ、キャパシタ33および液晶セル30が映像信号VSのレベルに充電される。走査信号φWが「L」レベルにされると、N型TFT32は非導通になり、映像信号VSのレベルはキャパシタ33および液晶セル30によって保持される。液晶セル30は、映像信号VSのレベルに応じた光透過率となる。液晶セル30は複数行複数列に配置されて1枚の液晶パネルを構成し、液晶パネルには1つの画像が表示される。

【0006】

【発明が解決しようとする課題】しかし、TFTを用いた液晶表示装置には、いわゆるフィードスルー現象によって液晶セル30の光透過率が変動し画質が低下するという問題があった。

【0007】図8は、フィードスルー現象を説明するためのタイムチャートである。図8において、初期状態(時刻t0)では、信号φWは「L」レベルVWLにさ

れており、N型TFT32は非導通になっている。このときのノードN32の電位をV1とする。また、映像信号VSのレベルをV0とする。

【0008】ある時刻t1において信号φWが「L」レベルVWLから「H」レベルVWHに向けて上昇を開始すると、N型TFT32のゲートソース間容量を介してノードN32の電位も上昇する。信号φWのレベルとノードN32のレベルとの差がN型TFT32のしきい値電圧VTNを超えると(時刻t2)、N型TFT32が導通してノードN32のレベルがV0になる。

【0009】次に、時刻t3において信号φWが「H」レベルVWHから「L」レベルVWLに向けて下降を開始し、時刻t4においてφWのレベルがV0+VTNよりも低くなるとN型TFT32が非導通になる。N型TFT32が非導通になると、信号φWのレベル変化がN型TFT32のゲートソース間容量を介してノードN32に伝達され、時刻t5において信号φWが「L」レベルVWLになると、ノードN32の電位はV0-Vfに降下する。ここで、フィードスルー電圧Vfは、数式 $Vf = \Delta VW \cdot C2 / (C1 + C2 + C3)$ で表わされ 20

る。また、 $\Delta VW = V0 + VTN - VWL$ である。
【0010】ノードN32の電位がフィードスルー電圧Vfだけ変動すると、その分だけ画質が劣下してしまう。しかも、フィードスルー電圧Vfは映像信号VSのレベルV0に依存して変化するので、映像信号VSが多値信号である場合はフィードスルー現象の影響をなくすることは困難であった。

【0011】それゆえに、この発明の主たる目的は、高品質の画像を表示することが可能な液晶表示装置を提供することである。

【0012】

【課題を解決するための手段】この発明に係る液晶表示装置は、その制御電極の電位に応じてその光透過率が変化する液晶セルと、その第1の電極が液晶セルの光透過率を設定するための画素電位を受け、その第2の電極が液晶セルの制御電極に接続され、その入力電極が走査信号を受け、その走査信号が活性化レベルにされたことに 40

応じて導通する第1のトランジスタと、その一方電極が液晶セルの制御電極に接続され、予め定められた容量値を有する第1のキャパシタと、走査信号のレベル変化時に液晶セルの制御電極に発生するフィードスルー電圧を補償するための補償電圧を第1のキャパシタの他方電極に与える駆動回路とを備えたものである。

【0013】好ましくは、駆動回路は、第1のトランジスタが導通状態から非導通状態にされたことに応じて補償電圧を第1のキャパシタの他方電極に与える。

【0014】また好ましくは、駆動回路は、その第1の電極が予め定められた第1の基準電位を受け、その第2の電極が第1のキャパシタの他方電極に接続され、第1のトランジスタが導通状態から非導通状態にされたこと 50

に応じて非導通になる第2のトランジスタと、その第1の電極が画素電位を受け、その第2の電極が第1のキャパシタの他方電極に接続され、第2のトランジスタが非導通になったことに応じて導通する第3のトランジスタとを含む。

【0015】また好ましくは、第3のトランジスタの導電形式は、第2のトランジスタの導電形式と異なる。

【0016】また好ましくは、第3のトランジスタの導電形式は、第2のトランジスタの導電形式と同じである。

【0017】また好ましくは、予め定められた第1の基準電位は、走査信号の非活性化レベルを第1のトランジスタのしきい値電圧分だけ画素電位と反対側にレベルシフトさせた電位である。

【0018】また好ましくは、第1のキャパシタの予め定められた容量値は、第1のトランジスタの入力電極と第2の電極との間の容量値に略等しい。

【0019】また好ましくは、第1のキャパシタは第1のトランジスタの少なくとも一部と同じ構造であり、第1のキャパシタの2つの電極は第1のトランジスタの入力電極および第2の電極と同じ寸法を有する。

【0020】また好ましくは、さらに、その一方電極が液晶セルの制御電極に接続され、その他方電極が第2の基準電位を受け、画素電位に充電される第2のキャパシタが設けられる。

【0021】

【発明の実施の形態】
【実施の形態1】図1は、この発明の実施の形態1によるカラー液晶表示装置の構成を示すブロック図である。

【0022】図1において、このカラー液晶表示装置は、複数行複数列に配置された複数の画素1を含む液晶パネル5と、行ドライバ回路6と、列ドライバ回路7とを備える。各画素1は、R、G、Bの3つのドット2～4を含む。ドット2～4の各々の光透過率は、たとえば16階調で制御可能となっている。各画素1では、3つのドット2～4の光透過率の組合せにより、4096色の表示が可能となっている。

【0023】行ドライバ回路6は、クロック信号CLKVに同期して複数行を1行ずつ順次選択し、選択した行の各画素1を活性化させる。列ドライバ回路7には、クロック信号CLKHに同期して、画像データDR0～DR3、DG0～DG3、DB0～DB3が与えられる。画像データDR0～DR3、DG0～DG3、DB0～DB3は、それぞれR、G、Bのドット2～4の光透過率を16階調で指定する。

【0024】列ドライバ回路7は、クロック信号CLKHに同期して動作し、画像データDR0～DR3、DG0～DG3、DB0～DB3に従って、行ドライバ回路6によって活性化された各画素1の色を設定する。全画素1の色が設定されると、液晶パネル5には1枚のカラ

一画像が表示される。

【0025】図2は、図1に示したカラー液晶表示装置の1つのドット2に関連する部分の構成を示す回路図である。図2において、このカラー液晶表示装置では、1つのドット2に対応して液晶セル10および液晶駆動回路11が設けられ、液晶駆動回路11はN型TFT12、13、P型TFT14およびキャパシタ15、16を含む。また、各ドット列に対応して映像信号線20が設けられ、各ドット行に対応して第1走査線21、第2走査線22および基準電位線23が設けられる。

【0026】映像信号線20は、列ドライバ回路7から液晶セル10の光透過率を設定するための映像信号VSを受ける。映像信号VSは、16段階のレベルのうちのいずれかのレベルに設定される。第1走査線21および第2走査線22は、それぞれ行ドライバ回路6から液晶駆動回路11を駆動させるための信号φW、φFCを受ける。信号φWは「H」レベルVWHおよび「L」レベルVWLの2値をとる。信号FCは、「H」レベルVWH'および「L」レベルVWL'の2値をとる。基準電位線23には、基準電位VL=-VTN+VWLが与えられる。VTNは、N型TFT12、13のしきい値電圧である。たとえば、VTN=3V、VWL=-2V、VL=-3V-2V=-5Vに設定される。

【0027】液晶セル10は、所定値C1の端子間容量を有し、ノードN12と基準電位VSSのノードとの間に接続される。液晶セル10は、ノードN12と基準電位VSSのノードとの間の電位差に応じた光透過率になる。

【0028】なお、実際には、液晶セル10に直流電圧を印加し続けると液晶が劣化するので、映像信号VSは基準電位VSSに対して正極性および負極性に交互に切換えられる。液晶セル10の端子間電圧を時間平均すると実効電圧Vrmsが決まり、この実効電圧Vrmsによって液晶の配向状態が決まり、液晶セル10の光透過率が決まる。ここでは、説明の簡単化のため、映像信号VSのレベルが基準電位VSSに対して正極性の場合についてのみ説明する。

【0029】N型TFT12のドレインは映像信号線20に接続され、そのゲートが第1走査線21に接続され、そのソースがノードN12に接続される。N型TFT12は、所定値C2のゲート-ソース間容量を有する。キャパシタ15は、所定の容量値C3を有し、ノードN12と基準電位VSSのノードとの間に接続される。キャパシタ15は、ノードN12の電位を安定に保持するために設けられている。

【0030】N型TFT13は、基準電位線23とノードN13との間に接続され、そのゲートが第2走査線22に接続される。P型TFT14は、信号線20とノードN13の間に接続され、そのゲートは第2走査線22に接続される。キャパシタ16は、N型TFT12のゲ

ート-ソース間容量と同じ容量値C2を有し、ノードN13とN12の間に接続される。

【0031】ここで、N型TFT12およびキャパシタ16の構造および作成方法について説明する。N型TFT12は、図3(a)に示すように、ガラス基板のような絶縁体基板17の表面に多結晶シリコン薄膜18を形成し、チャネル領域12cの両側にN型不純物をドーピングしてソース領域12sおよびドレイン領域12dを形成し、チャネル領域12cの表面にゲート絶縁膜12iを介してゲート電極12gを形成したものである。ゲート電極12gとソース領域12sの間には幅ΔWの重なり部が生じる。N型TFT12のゲート-ソース間容量は、幅ΔWの重なり部によって構成される。

【0032】キャパシタ16は、N型TFT12と同じ工程で作成され、ドレイン領域を除きN型TFT12と同じ構造および寸法を有する。すなわちキャパシタ16は、図3(b)に示すように、絶縁体基板17の表面に多結晶シリコン薄膜18を形成し、チャネル領域16cの一方側にN型不純物をドーピングしてソース領域16sを形成し、チャネル領域16cの表面にゲート絶縁膜13iを介してゲート電極16gを形成したものである。ゲート電極16gとソース領域16sの間に幅ΔWの重なり部が生じる。キャパシタ16は、この幅ΔWの重なり部によって構成される。したがって、キャパシタ16は、N型TFT12のゲート-ソース間容量と同じ容量値C2を有する。

【0033】図4は、図2および図3に示した1つのドット2に関連する部分の動作を示すタイムチャートである。

【0034】図4において、初期状態(時刻t0)では、信号φWは「L」レベルVWLにされており、N型TFT12は非導通になっている。このときのノードN12の電位をV1とする。また、信号φFCは「L」レベルVWL'にされており、N型TFT13は非導通になるとともにP型TFT14は導通し、ノードN13の電位は映像信号VSのレベルV0になっている。

【0035】ある時刻t1において信号φWが「L」レベルVWLから「H」レベルVWHに向けて上昇を開始すると、N型TFT12のゲート-ソース間容量を介してノードN12の電位も上昇する。信号φWのレベルとノードN12のレベルとの差がN型TFT12のしきい値電圧VTNを超えると(時刻t2)、N型TFT12が導通し、ノードN12のレベルがV0になる。

【0036】次に、時刻t3において信号φFCが「L」レベルVWL'から「H」レベルVWH'に立上げられると、N型TFT13が導通するとともにP型TFT14が非導通になり、ノードN13が基準電位VLになる。なお、信号φFCが「L」レベルから「H」レベルに立上げられるタイミングは、図4で示されるタイミングに限るものではなく、ノードN13のレベルがV

0になっていれば信号φWが「H」レベルから「L」レベルに立下げられる前のいずれのタイミングでもよく、信号φWが「L」レベルから「H」レベルに立上げられる前でもよい。

【0037】次いで、時刻t4において信号φWが「H」レベルVWHから「L」レベルVWLに向けて下降を開始し、時刻t5において信号φWのレベルがV0+VTNよりも低くなるとN型TFT12が非導通になる。N型TFT12が非導通になると、信号φWのレベル変化がN型TFT12のゲートソース間容量を介してノードN12に伝達され、時刻t6において信号φWが「L」レベルVWLになると、ノードN12の電位はV0-Vfとなる。

【0038】次に、信号φFCが「H」レベルVWHから「L」レベルVWLに向けて下降し、時刻t7において信号φFCのレベルがV0-VTP（ただしVTPはP型TFT14のしきい値電圧である）よりも低くなると、N型TFT13が非導通になるとともにP型TFT14が導通する。これにより、ノードN13のレベルがVLからV0に上昇し、その上昇分V0+VTN-VWL=ΔVWがキャパシタ16を介してノードN12に伝達され、ノードN12のレベルがV0-VfからV0に上昇する。したがって、フィードスルー現象によるノードN12のレベル変化が補償され、画像の劣化が防止される。他のドット3、4もドット2と同じ構成である。

【0039】【実施の形態2】実施の形態1では多結晶シリコン膜を用いてTFTを作成したが、非晶質シリコン膜を用いてTFTを作成する場合はP型TFTを作成することはできない。そこで、この実施の形態2では、P型TFTを用いずにN型TFTのみを用いて液晶パネルを構成する。

【0040】図5は、この発明の実施の形態2によるカラー液晶表示装置の1つのドットに関連する部分を示す図であって、図2と対比される図である。

【0041】図5を参照して、このカラー液晶表示装置が実施の形態1のカラー液晶表示装置と異なる点は、液晶駆動回路11が液晶駆動回路17で置換され、第2走査線22が行ドライブ回路6から信号φFCの代わりに信号φFC1を受け、各ドット行に対応して第3走査線24が追加されている点である。

【0042】液晶駆動回路17は、液晶駆動回路11のP型TFT14をN型TFT18で置換したものである。N型TFT18は、映像信号線20とノードN13との間に接続され、そのゲートは第3走査線24に接続される。第3走査線24は、行ドライブ回路6から信号φFC2を受ける。

【0043】図6は、図5で示した1つのドットに関連する部分の動作を示すタイムチャートである。信号φW、VSおよびノードN12のレベル変化は、図4と同

じである。

【0044】初期状態では、信号φFC1、φFC2はそれぞれ「H」レベルVWH'および「L」レベルVWL'にされており、N型TFT13が導通するとともにN型TFT18が非導通になり、ノードN13は基準電位VLにされている。

【0045】次いで、信号φFC1が「H」レベルVWH'から「L」レベルVWL'に立下げられ、N型TFT13が非導通になる。次いで、信号φFC2が「L」レベルVWL'から「H」レベルVWH'に立上げられ、N型TFT18が導通する。これにより、ノードN13のレベルがVLからV0に上昇し、その上昇分ΔVWがキャパシタ16を介してノードN12に伝達され、ノードN12のレベルがフィードスルー電圧Vf分だけ上昇してV0に戻る。

【0046】実施の形態2でも、実施の形態1と同じ効果が得られる。なお、TFT12、13、18として逆スタガ型のTFTを採用してもよいことは言うまでもない。

【0047】今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【0048】

【発明の効果】以上のように、この発明に係る液晶表示装置では、その制御電極の電位に応じてその光透過率が変化する液晶セルと、その第1の電極が液晶セルの光透過率を設定するための画素電位を受け、その第2の電極が液晶セルの制御電極に接続され、その入力電極が走査信号を受け、その走査信号が活性化レベルにされたことに応じて導通する第1のトランジスタと、その一方電極が液晶セルの制御電極に接続され、予め定められた容量値を有する第1のキャパシタと、走査信号のレベル変化時に液晶セルの制御電極に発生するフィードスルー電圧を補償するための補償電圧を第1のキャパシタの他方電極に与える駆動回路とが設けられる。したがって、第1のキャパシタおよび駆動回路によってフィードスルー電圧を補償できるので、フィードスルー電圧によって画質が低下するのを防止することができ、高品質の画像を表示することができる。

【0049】好ましくは、駆動回路は、第1のトランジスタが導通状態から非導通状態にされたことに応じて補償電圧を第1のキャパシタの他方電極に与える。この場合は、フィードスルー電圧を効果的に補償することができる。

【0050】また好ましくは、駆動回路は、その第1の電極が予め定められた第1の基準電位を受け、その第2の電極が第1のキャパシタの他方電極に接続され、第1

10

20

30

40

50

のトランジスタが導通状態から非導通状態にされたことに
に応じて非導通になる第2のトランジスタと、その第1
の電極が画素電位を受け、その第2の電極が第1のキャ
パシタの他方電極に接続され、第2のトランジスタが非
導通になったことに応じて導通する第3のトランジスタ
とを含む。この場合は、駆動回路を容易に構成できる。

【0051】また好ましくは、第3のトランジスタの導
電形式は、第2のトランジスタの導電形式と異なる。こ
の場合は、第2および第3のトランジスタを1つの制御
信号で同時に制御することができる。

【0052】また好ましくは、第3のトランジスタの導
電形式は、第2のトランジスタの導電形式と同じであ
る。この場合は、第2および第3のトランジスタを2つ
の制御信号で別々に制御することができる。

【0053】また好ましくは、予め定められた第1の基
準電位は、走査信号の非活性化レベルを第1のトランジ
スタのしきい値電圧分だけ画素電位と反対側にレベルシ
フトさせた電位である。この場合は、フィードスルー電
圧を正確に補償することができる。

【0054】また好ましくは、第1のキャパシタの予め
定められた容量値は、第1のトランジスタの入力電極と
第2の電極との間の容量値に略等しい。この場合は、補
償電圧を容易に設定することができる。

【0055】また好ましくは、第1のキャパシタは第1
のトランジスタの少なくとも一部と同じ構造であり、第
1のキャパシタの2つの電極は第1のトランジスタの入
力電極および第2の電極と同じ寸法を有する。この場合
は、第1のトランジスタの入力電極と第2の電極との間
の容量値と略等しい容量値の第1のキャパシタを容易に
作成することができる。

【0056】また好ましくは、さらに、その一方電極が
液晶セルの制御電極に接続され、その他方電極が第2の
基準電位を受け、画素電位に充電される第2のキャパシ

タが設けられる。この場合は、液晶セルの制御電極の電
位を安定に保持することができる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1によるカラー液晶表
示装置の構成を示すブロック図である。

【図2】 図1に示した1つのドットに関連する部分の
構成を示す回路図である。

【図3】 図2に示したN型TFT12およびキャパシ
タ16の構造および作成方法を説明するための断面図で
ある。

【図4】 図2に示した1つのドットに関連する部分の
動作を示すタイムチャートである。

【図5】 この発明の実施の形態2によるカラー液晶表
示装置の1つのドットに関連する部分の構成を示す回路
図である。

【図6】 図5に示した1つのドットに関連する部分の
動作を示すタイムチャートである。

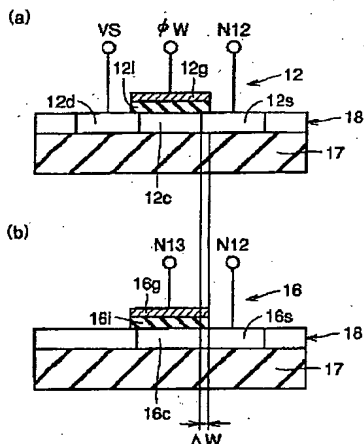
【図7】 従来の液晶表示装置の1つのドットに関連す
る部分の構成を示す回路図である。

【図8】 図7に示した1つのドットに関連する部分の
動作を示すタイムチャートである。

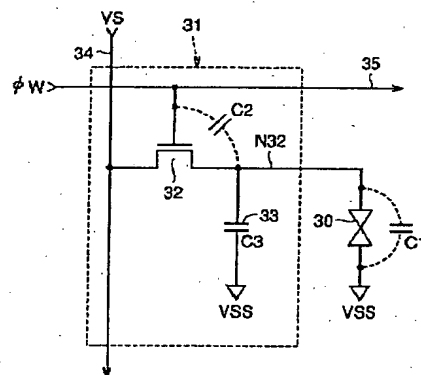
【符号の説明】

1 画素、2~4 ドット、5 液晶パネル、6 行ド
ライバ回路、7 列ドライバ回路、10, 30 液晶セ
ル、11, 17, 31 液晶駆動回路、12, 13, 1
8, 32 N型TFT、12s, 16s ソース領域、
12d, 16dドレイン領域、12c, 16c チャ
ネル領域、12i, 16i ゲート絶縁膜、12g, 16
g ゲート電極、14 P型TFT、15, 16, 33
キャパシタ、17 絶縁体基板、18 多結晶シリ
コン薄膜、20, 34 映像信号線、21 第1走査信号
線、22 第2走査信号線、23 基準電位線、24 第
3走査信号線、35 走査信号線。

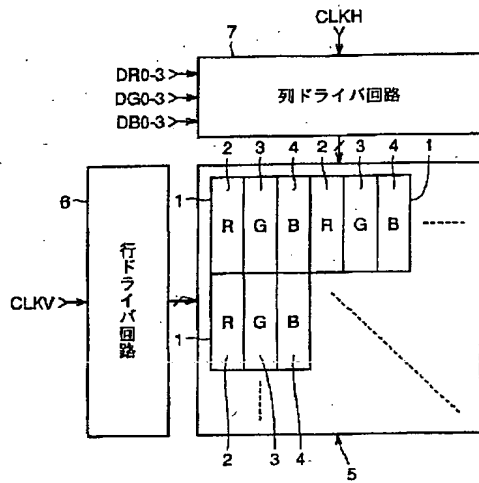
【図3】



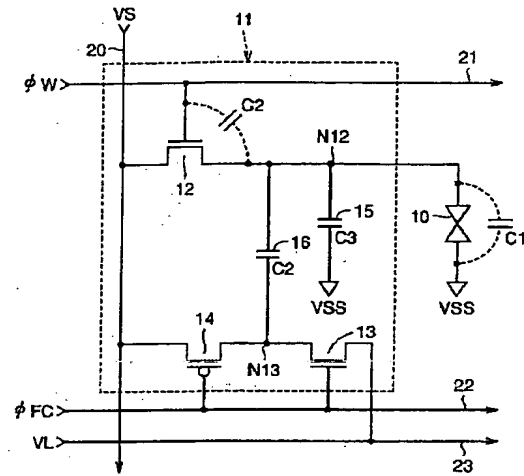
【図7】



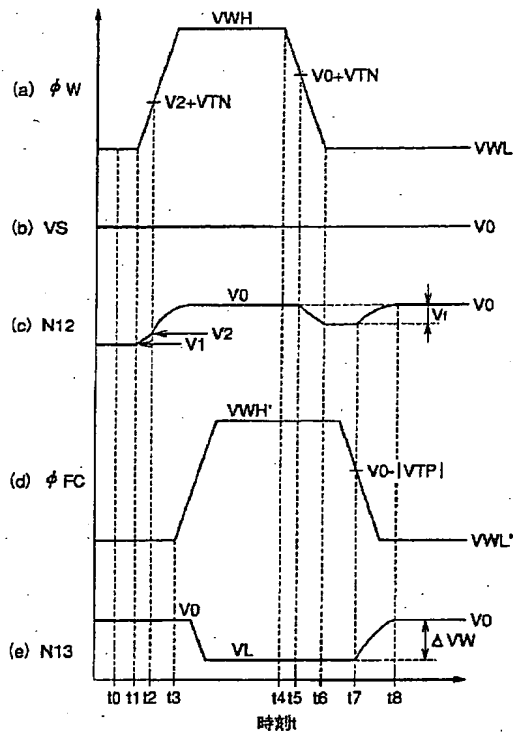
【図1】



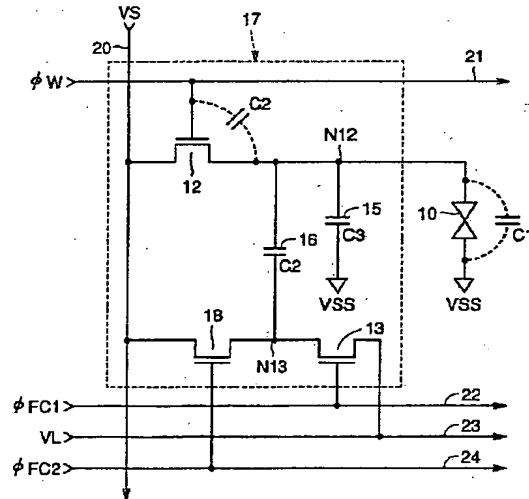
【図2】



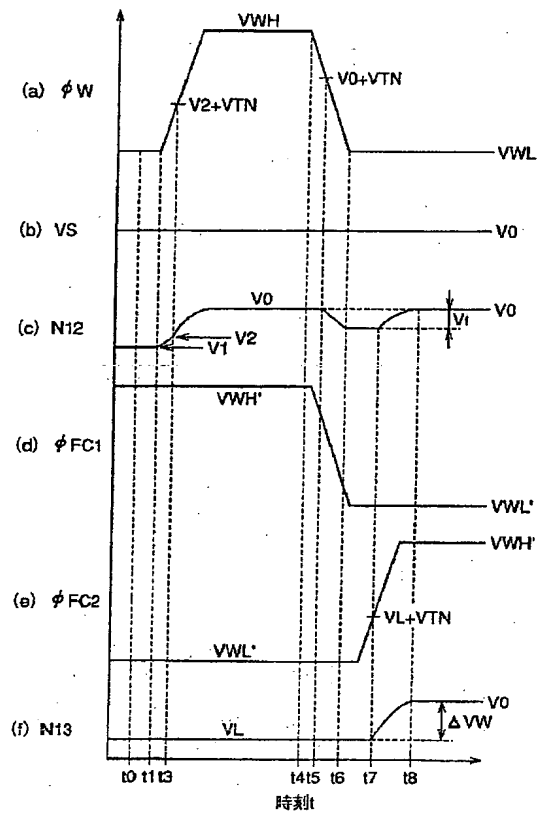
【図4】



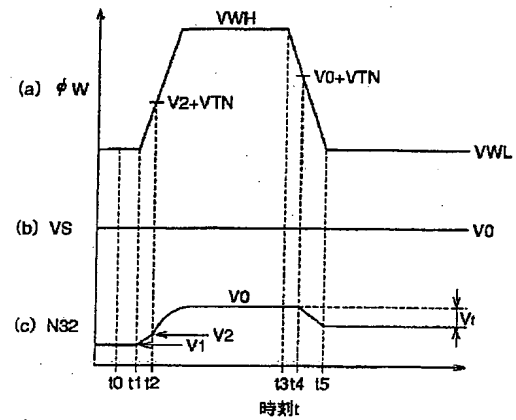
【図5】



【図6】



【図8】



フロントページの続き

Fターム(参考) 2H093 NA31 NA41 NC34 NC35 NC62
 ND60 NE01
 5C006 AA22 AF46 BB16 BC06 BF37
 FA25
 5C080 AA10 BB05 CC03 DD10 EE28
 FF11 JJ02 JJ03 JJ04 JJ06